

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平4-168769

⑬ Int.Cl.<sup>5</sup>

識別記号

庁内整理番号

⑭ 公開 平成4年(1992)6月16日

H 01 L 31/04  
21/205

7739-4M

7522-4M

H 01 L 31/04

A

審査請求 未請求 請求項の数 1 (全7頁)

⑮ 発明の名称 光起電力素子の製造方法

⑯ 特 願 平2-296438

⑰ 出 願 平2(1990)10月31日

⑱ 発 明 者 能 口 繁  
⑲ 発 明 者 岩 多 浩 志  
⑲ 発 明 者 佐 野 景 一  
⑳ 出 願 人 三 洋 電 機 株 式 会 社  
㉑ 代 理 人 弁 理 士 鳥 居 洋

大阪府守口市京阪本通2丁目18番地 三洋電機株式会社内  
大阪府守口市京阪本通2丁目18番地 三洋電機株式会社内  
大阪府守口市京阪本通2丁目18番地 三洋電機株式会社内  
大阪府守口市京阪本通2丁目18番地

明 細 書

1. 発明の名称 光起電力素子の製造方法

2. 特許請求の範囲

(1) 基板上に、非晶質シリコンゲルマニウム又は非晶質ゲルマニウムからなる第1の非晶質半導体層と、非晶質シリコン層とを順次形成した後、これに熱処理を施し、前記各非晶質層を結晶化させて、多結晶シリコンゲルマニウム又は多結晶ゲルマニウムからなる第1の多結晶半導体層及び多結晶シリコン層となすことを特徴とする光起電力素子の製造方法。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、太陽電池、光センサ等として用いられる光起電力素子の製造方法に関する。

(従来の技術)

一般に、光起電力素子はガラス等の透光性基板上に透明電極と、導電型が夫々p型、i(真性)型、n型の3層の非晶質半導体層と、裏面電極と、をこの順序に積層して構成されている。

このような光起電力素子は安価である利点を有する反面、結晶系シリコンを用いた光起電力素子と比較して光電変換効率が低いという問題があった。

また、非晶質半導体層を用いた光起電力素子は300~800nmの光感度を有するが、それ以上の長波長側にも感度を有する光起電力素子が要求されるようになってきた。

このため、結晶系の多結晶シリコンを用いた光起電力素子が注目されている。多結晶シリコンは非晶質シリコンに比べ移動度が1~2桁程度高く、また熱的に安定しており信頼性が高いという特性を有する。しかも光感度も300~1100nmと広い。

従来、多結晶シリコンは、低コスト化のため通常はCVD法により基板上に非晶質シリコンを形成した後、この基板を真空容器内に入れ熱処理を施し、この熱処理により非晶質シリコン層を結晶化させて、多結晶シリコンをなすいわゆる固相成長により形成されている。

〔発明が解決しようとする課題〕

上述した従来方法にあっては、基板上に直接多結晶シリコンを形成するためには、固相成長温度として500℃以上必要であり、安価な基板であるガラスを使用するのが困難であるという問題があった。

また、従来は多結晶シリコンだけを形成していたので、マルチバンドギャップの光起電力素子を形成することができなかった。マルチバンドギャップの太陽電池としては2つ以上のp/nまたはpin接合からなる素子が存在するが、ゲルマニウム(Ge)又はシリコンゲルマニウム(SiGe)を発電層に用いた素子の特性が悪く、長波長光に対する電流取り出しが効率的に行なわれないという問題点があった。

本発明は斯る事情に鑑みなされたものであって、固相成長温度の低減化図と共に、マルチバンドギャップの光起電力素子を製造する方法を提供することにある。

〔課題を解決するための手段〕

とができる。

また、従来有効に電流を取り出せなかったゲルマニウムまたはシリコンゲルマニウム層からの電流取り出しが有効に行なえる。

〔実施例〕

以下、図面に従い本発明の実施例について説明する。

第1図(a)および(b)は、本発明の光起電力素子の製造方法を示す断面図であり、第1図(a)は熱処理を施す前、第1図(b)は熱処理を施した後を夫々示す。

第1図(a)に示すように、石英などからなる基板1上にa-SiGeまたはa-Geからなる第1の非晶質半導体層2が形成される。

上述の第1の非晶質半導体層2はプラズマCVD法により、基板1上に形成する。そして、第1の非晶質半導体層2としてa-SiGe層を形成する場合の材料ガスは、SiH<sub>4</sub>とGeH<sub>4</sub>を用い、a-Ge層を形成する場合の材料ガスとしてはGeH<sub>4</sub>を用いる。また、a-SiGe層は、

本発明は基板上に、非晶質シリコンゲルマニウム又は非晶質ゲルマニウムからなる第1の非晶質半導体層と、非晶質シリコン層とを順次形成した後、これに熱処理を施し、前記各非晶質層を結晶化させて、多結晶シリコンゲルマニウム又は多結晶ゲルマニウムからなる第1の多結晶半導体層及び多結晶シリコン層となすことを特徴とする。

〔作用〕

非晶質シリコンゲルマニウム(a-SiGe)または非晶質ゲルマニウム(a-Ge)は400℃の低温で固相成長する。従って、400℃の熱処理により、a-SiGeまたはa-Geの固相成長が始まり、これが非晶質シリコン(a-Si)層まで、進んでa-Siが固相成長する。a-Si単体では、固相成長しない400℃の温度でa-Siの固相成長が行なわれる。

更に、基板、多結晶シリコンゲルマニウムまたは多結晶ゲルマニウムからなる半導体層と、多結晶シリコン層とをこの順序で形成できるので、マルチバンドギャップの光起電力素子を形成するこ

SiH<sub>4</sub>とGeH<sub>4</sub>のガス流量比を変えることにより、膜中のSiとGeの比を自由に換えられる。

この第1の非晶質半導体層2上に非晶質シリコン層3が同じくプラズマCVD法により形成される。この非晶質シリコン層3を形成する場合の材料ガスはSiH<sub>4</sub>が用いられる。

その後、上述のように、基板1上に第1の非晶質半導体層2、非晶質シリコン層3を順次形成した非晶質系の素子を真空容器内に入れ、温度400℃に保持して約10時間熱処理を施す

この熱処理により、第1図(b)に示すように、非晶質半導体層を結晶化させて、多結晶シリコンゲルマニウムまたは多結晶ゲルマニウムからなる第1の多結晶半導体層21、多結晶シリコン層31をなすいわゆる固相成長が行なわれる。

この時、a-Si単体では400℃で固相成長しないが、a-SiGe又はa-Geは400℃で固相成長するので、a-Si層3まで固相成長が進む。このように、a-SiGe又はa-Geは、a-Siの固相成長を促進させる効果を有する。

また、固相成長温度については、Ge量と関係があり、Ge量が多い程、固相成長温度の低温化が可能である。第2図にGe量に対する固相成長可能温度の関係を示す。第2図から明らかなように、Geの量と共に固相成長温度が低温化されることがわかる。従って基板/a-Ge/a-Siを出発材料とした時、最も固相成長温度を低温化できるのである。

このように、基板1上にa-SiGe又はa-Geからなる第1の非晶質半導体層2と、a-Si層3とを順次積層した基板を出発材料とすることにより固相成長温度の低温化が図れると共に、バンドギャップの異なる半導体を積層した(マルチバンドギャップ)光起電力材料を形成できる。

尚、多結晶シリコンゲルマニウムまたは多結晶ゲルマニウムからなる半導体層21のバンドギャップは1.1~1.3eVであり、多結晶シリコン層のバンドギャップは0.9~1.1eVである。

第3図に、このマルチバンドギャップ光起電力材料を用いた光起電力素子の構造図を示す。素子

- 7 -

らなる多結晶半導体層42と、多結晶Si層43のマルチバンドギャップ光起電力材料を形成する。

つぎに、第4図(e)に示すように、p型a-Si層7をプラズマCVD法で形成し、固相成長法により、第4図(f)に示すように、p型多結晶Si層44を形成する。このp型多結晶Si層44はシート抵抗として $\sim 10\Omega/\square$ を有している。

第5図にこの発明によるマルチバンドギャップ光起電力材料を用いた光起電力素子(A)の収集効率を示す。比較のために、多結晶Si(単結晶シリコン)光起電力素子(B)の収集効率を示す。マルチバンドギャップ光起電力材料を用いたこの発明にかかる光起電力素子(A)の収集効率は、 $1000\text{nm}$ 以上の長波長領域で、c-Si光起電力素子(B)の収集効率より高くなっており、 $1300\text{nm}$ まで感度を有している。このように、マルチバンドギャップ光起電力材料は太陽電池用材料としても優れている。

[発明の効果]

構造は、基板1上にn型多結晶Ge層41、多結晶SiGe又は多結晶Ge層42、多結晶Si層43、p型多結晶Si層44を順次形成したものである。

第4図(a)ないし第4図(f)は、第3図に示した光起電力素子の製造例を各工程別に示した断面図である。第4図に従い上記光起電力素子の製造方法について説明する。

まず、第4図(a)に示すように、石英基板1上にn型a-Ge層4をプラズマCVD法で形成し、その後固相成長し、第4図(b)に示すように、石英基板1上にn型多結晶Ge層41を形成する。このn型多結晶Ge層41はシート抵抗として $\sim 10\Omega/\square$ を有しており、電極としても作用する。

続いて、第4図(c)に示すように、プラズマCVD法によりa-SiGe又はa-Geからなる非晶質半導体層5及びa-Si層6を積層して形成する。そして、固相成長法により、第4図(d)に示すように、多結晶SiGe又は多結晶Geか

- 8 -

以上説明したように、非晶質シリコンゲルマニウムまたは非晶質ゲルマニウムは低温で固相成長が始まり、これが非晶質シリコン層まで、進んでa-Siが固相成長する。a-Si単体では、固相成長しない低温で非晶質シリコンの固相成長が行なわれ、固相成長温度の低温化が図れる。

更に、基板、多結晶シリコンゲルマニウムまたは多結晶ゲルマニウムからなる多結晶半導体層と、多結晶シリコンとをこの順序で形成できるので、マルチバンドギャップの光起電力素子を形成することができる。

#### 4. 図面の簡単な説明

第1図(a)及び(b)は、本発明の光起電力素子の製造方法を示す断面図である。

第2図はGe量に対する固相成長可能温度を示す関係図である。

第3図は、本発明を用いたマルチバンドギャップ光起電力素子を示す断面図である。

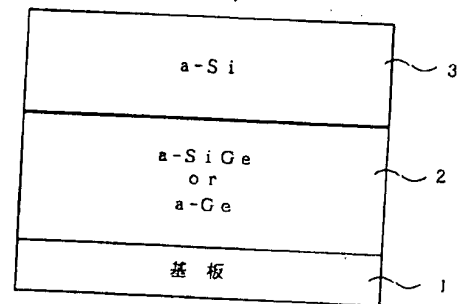
第4図(a)ないし(f)は、第3図に示す光起電力素子の製造方法を各工程別に示す断面図で

ある。

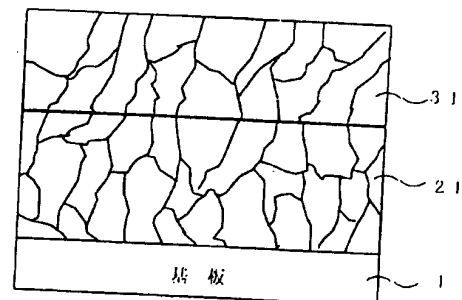
第5図はこの発明による光起電力装置と従来の光起電力素子の収集効率を示す特性図である。

第1図

(a)



(b)



- 1…基板、
- 2…第1の非晶質半導体層、
- 3…非晶質シリコン層、
- 21…第1の多結晶半導体層、
- 31…多結晶シリコン層。

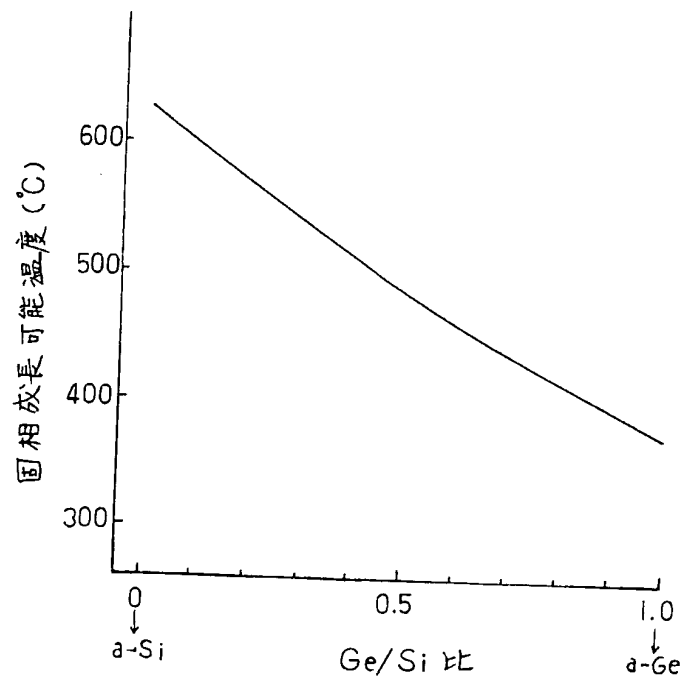
出願人 三洋電機株式会社

代理人 弁理士 島居 洋

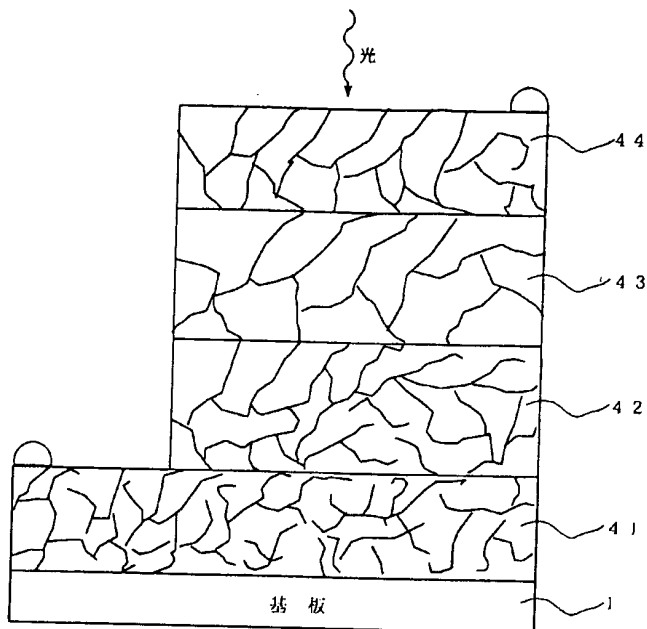


- 11 -

第2図

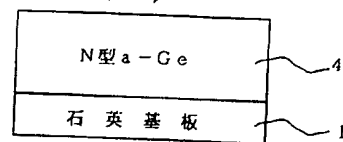


第3図



第4図

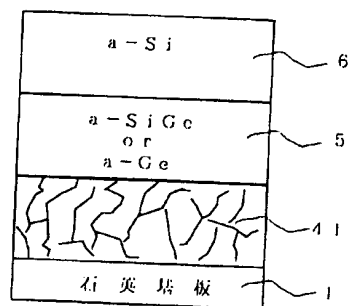
(a)



(b)

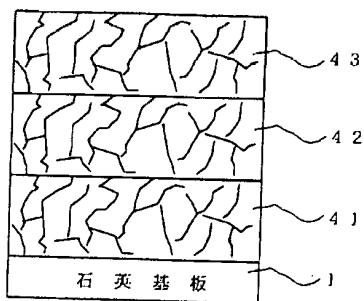


(c)

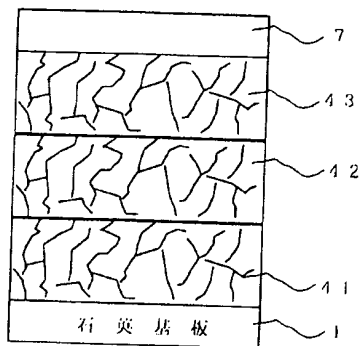


第4図

(d)

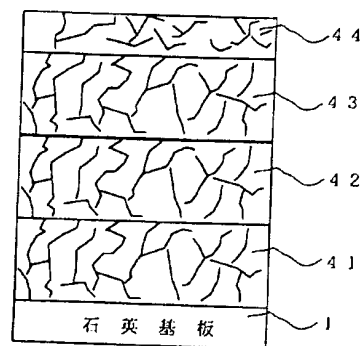


(e)

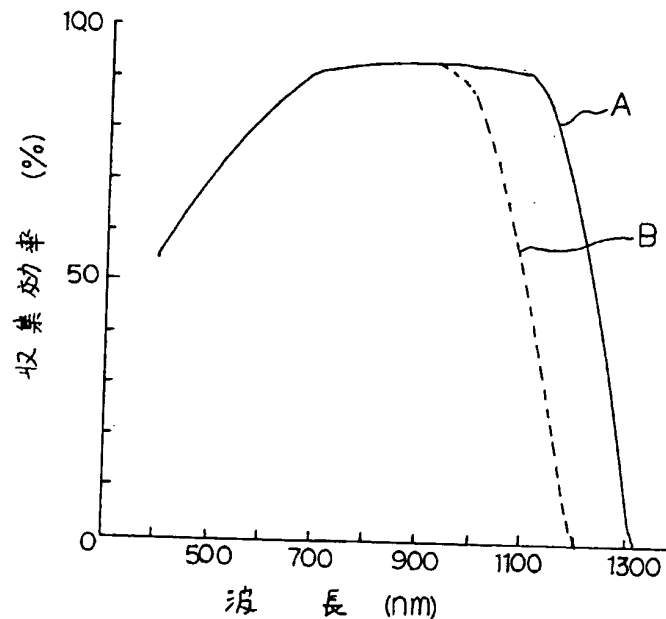


第4図

(f)



第 5 図



手 続 補 正 書

平成 3 年 1 月 16 日

特許庁長官 殿

1. 事件の表示

平成 2 年特許願第 296438 号

2. 発明の名称

光起電力素子の製造方法

3. 補正をする者

事件との関係 特許出願人

名 称 (188) 三洋電機株式会社

4. 代 理 人

住 所 (〒531) 大阪市北区中津1丁目2番21号

明大ビル4階

氏 名 (8521) 弁理士 鳥 居 洋

電話 (大阪) 359-1402

5. 補正の対象

明細書の「発明の詳細な説明」の欄

6. 補正の内容

(1) 明細書第 2 頁第 6 行目の「300~800 nm」とあるのを「300~900 nm」と補正する。

(2) 同書第 2 頁第 13 行目の「300~1100 nm」とあるのを「300~1200 nm」と補正する。

(3) 同書第 3 頁第 17 行目の「低温化を図る」とあるのを「低温化を因る」と補正する。

(4) 同書第 4 頁第 12 行目の「a-SiG」とあるのを「a-SiGe」と補正する。

(5) 同書第 6 頁第 10 行目の「施す」とあるのを「施す。」と補正する。

(6) 同書第 7 頁第 14 行目ないし 15 行目の「マルチバンドギャップ」とあるのを「マルチバンドギャップ」と補正する。

(7) 同書第 7 頁第 17 行目の「1.1~1.3 eV」とあるのを「0.9~1.1 eV」と補正する。

(8) 同書第 7 頁第 18 行目の「0.9~1.1



方 式 審 査



eV」とあるのを「1.1～1.3 eV」と補正する。

(9) 同書第8頁第14行目及び第9頁第7行目において、夫々「 $\Omega/\text{個}$ 」とあるのを「 $\Omega/\square$ 」と補正する。

(10) 同書第9頁第10行目の「光電力」とあるのを「光超電力」と補正する。

以上